

# デジタル回路編

## 1. 概説

デジタル信号の多くは論理回路で処理される。比較的簡単な論理回路は基本論理ゲートの組み合わせで設計され、使用頻度の高い中規模以上の回路については、MSI、LSI等の集積化された回路が用意されている。

デジタル回路は信号の流れに主体を置いて設計されることが多い。このような場合、信号レベルや信号の与え方等の具体的な方法を理解しておくことが回路設計のポイントになるものと考えられる。

## 2. 本章の概略

### 1. デジタル回路と論理

二値判断における正論理と負論理の概略を学ぶ。

### 2. 数表現

10進法、2進法、8進法、16進法の数体系について学ぶ。

### 3. 基本論理回路

デジタル論理回路における基本ゲート回路を学ぶ。

### 4. 組み合わせ論理回路

基本論理回路を用いた組み合わせ論理回路の設計法を学ぶ。

#### 4-1. 論理代数

論理代数の公理、定理を学ぶ。

#### 4-2. ベン図

三要素程度の論理式解析に有効な論理図法を学ぶ。

#### 4-3. カルノー図

組み合わせ論理式の簡略化に有効な図法を学ぶ。

#### 4-4. 基本論理素子による組み合わせ論理回路

ベン図やカルノー図で簡略化した論理式から組み合わせ論理回路を作成する。

### 5. フリップフロップ

入力信号の保持や、クロックパルスの発振等、各種信号処理に用いられるフリップフロップ IC について学ぶ。

### 6. カウンタ

フリップフロップを多段組合わせて構成したカウンタとカウンタ IC について学ぶ。

### 7. エンコーダ、デコーダ

入力選択装置や表示装置等、数体系の変換に必要なデバイスについて学ぶ。

### 8. マルチバイブレータ

発振や単発パルスを発生するマルチバイブレータについて学ぶ。

### 9. IC使用上の留意点

制御や信号処理を実現するためには、論理回路が必要である。論理回路を確実に作動させるためには、用いる素子の特性や実装方法を理解しておくことが大切である。

# 1. デジタル回路と論理

デジタル回路は"0"と"1"の二値信号により構成される。"0"と"1"がどのような状態のときにどのような意味を持つかを定めた体系を論理(logic)と呼ぶ。

デジタル回路を電氣的に構成するのに適する二値信号には、次のようなものが考えられる。

- 1.電圧が高いか低い
- 2.電流が流れているかいないか
- 3.パルスがあるかないか
- 4.スイッチが閉か開か

	正論理				負論理			
状態"1"	on	有	高	真	off	無	低	偽
状態"0"	off	無	低	偽	on	有	高	真

表1. 正論理と負論理

表1.に信号"0"と"1"の例を示す。

二値信号"0"、"1"は互いの相対関係を示すものであり on、有、高、真を"1"として、その逆を"0"とする論理体系を正論理(positive logic)とすれば、全て逆の状態を"0"、"1"と規定する論理体系を負論理(negative logic)と呼ぶ。

## 2. 数表現

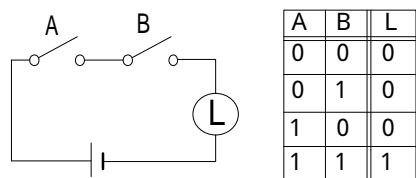
10のべき乗で位取りを示し、0~9の記号で重み(weight)をつけた数表現が10進法である。

ここで基数(base,radix):10を2, 8, 16とした数表現がそれぞれ、2進法、8進法、16進法と呼ばれる。以下に10進数"123"を各種の数論理で表した例を示す。

$$\begin{aligned}
 (123)_{10} &= 1 \times 10^2 + 2 \times 10^1 + 3 \times 10^0 \\
 &= 1 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = (1111011)_2 \\
 &= 1 \times 8^2 + 7 \times 8^1 + 3 \times 8^0 = (173)_8 \\
 &= 7 \times 16^1 + 11 \times 16^0 = (7b)_{16}
 \end{aligned}$$

## 3. 基本論理回路

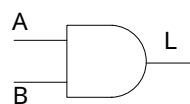
### 3-1. 論理積回路(AND gate)



a. 接点回路

b. 真理値表

図1. 論理積

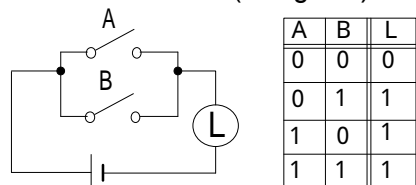


c. M I L 記号

図1.に二入力論理積回路を示す。論理積回路の出力は、全ての入力が"1"の時だけ"1"となる。

二入力A, Bにおける出力Lの論理式は、 $L = A \cdot B$  で表される。

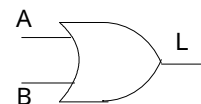
### 3-2. 論理和回路(OR gate)



a. 接点回路

b. 真理値表

図2. 論理和

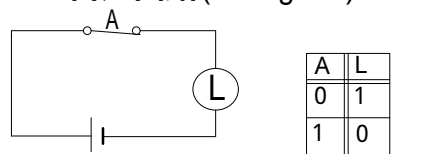


c. M I L 記号

図2.に二入力論理和回路を示す。論理和回路の出力は、どれかの入力が"1"になれば"1"となる。

二入力A, Bにおける出力Lの論理式は、 $L = A + B$  で表される。

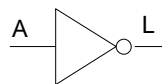
### 3-3. 否定回路(NOT gate)



a. 接点回路

b. 真理値表

図3. 否定



c. M I L 記号

図3.に否定回路を示す。否定回路の出力は、入力の逆の値となるので、反転回路(inverter)とも呼ばれる。

論理式は、 $L = \overline{A}$  で表される。

4 . 組み合わせ論理回路

論理素子を組み合わせ、目的とする回路を構成しようとするとき、回路を簡略化し、素子数を最小限にするために、次のような方法が有効である。

4-1. 論理代数

英国の数学者ブールの解析した論理代数、ブール代数(Boole algebra)の法則を次に示す。

Aが"1"でなければ、A=0である。

$$0+0=0, 0+1=1+0=1, 1+1=1$$

$$0 \cdot 0=0, 0 \cdot 1=1 \cdot 0=0, 1 \cdot 1=1$$

$\underline{\underline{A}}=A$  二重の否定は還元する。

$$\underline{A+A}=1, \underline{A+A}=A, \underline{A+1}=1, \underline{A+0}=A, \underline{A+A+\dots+A}=A, \underline{A \cdot 0}=0, \underline{A \cdot 1}=A, \underline{A \cdot A}=0$$

$A+B=A \cdot B$ 、 $A \cdot B=A+B$  ド・モルガンの定理

$$A+B=B+A, A \cdot B=B \cdot A, A+(B+C)=(A+B)+C, A(B \cdot C)=(AB) \cdot C=B(C \cdot A), A(B+C)=A \cdot B+A \cdot C$$

$$A+AB=A, A(A+B)=A$$

4-2. ベン図(venn map)

図4. にベン図の例を示す。三要素程度までの組み合わせ論理式を直感的に理解するのに適する。

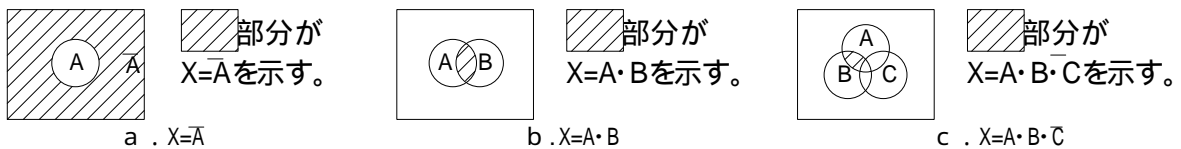


図4 . ベン図の例

4-3. カルノー図(karnaugh map)

図5. にカルノー図の例を示す。三要素以上の組み合わせ論理回路を簡素化するのに有効である。

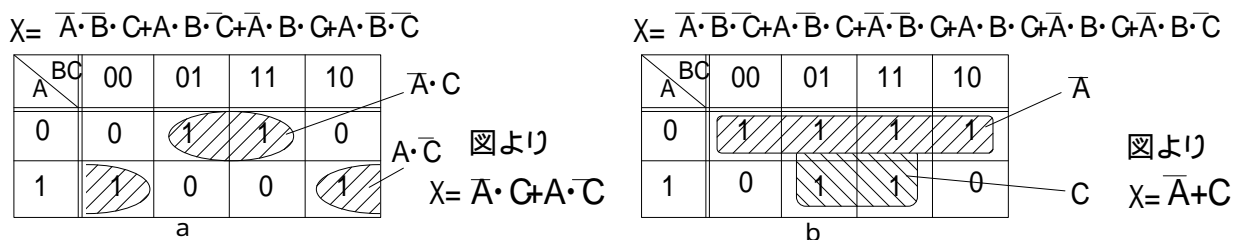


図5 . カルノー図の例

4-4. 基本論理素子による組み合わせ論理回路

図5. a bの組み合わせ論理回路を基本論理素子で構成した例を図6. に示す .

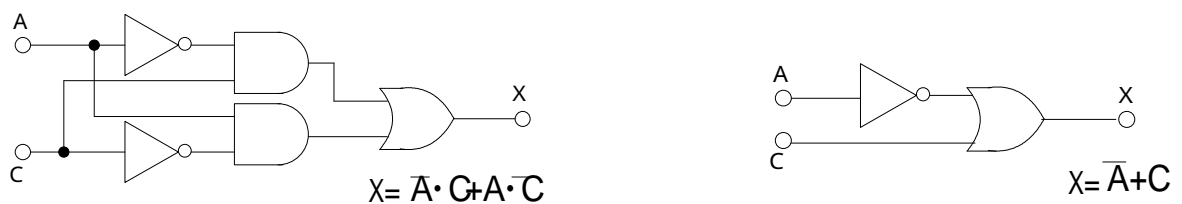


図6 . 基本論理素子による組み合わせ論理回路

問 . 次の論理式を簡略化し、論理式と回路を示せ。

1.  $X = \bar{A} \cdot B \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot B \cdot \bar{C}$

2.  $X = \bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot \bar{C} + A \cdot \bar{B} \cdot \bar{C} + A \cdot B \cdot \bar{C}$

## 5. フリップフロップ

### 5-1. 概略

入力信号の状態により、出力"1/0"あるいは、"H/L"を交互に出力する回路をフリップフロップ (FLIP FLOP)と呼ぶ。この動作を利用して、入力信号の保持、クロックパルスの発振等各種の信号処理に用いられている。

### 5-2. 各種のフリップフロップ

#### 1. RSフリップフロップ

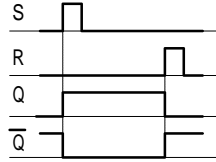
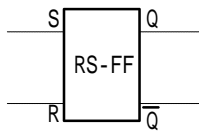


図1. RSフリップフロップ

入力		出力	
S	R	Q	$\bar{Q}$
0	0	不変	
1	0	1	0
0	1	0	1
1	1	1	1

#### 2. Dフリップフロップ

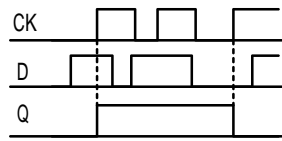
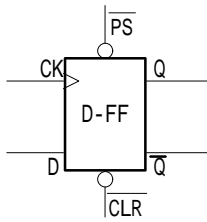


図2. Dフリップフロップ

入 力				出 力	
$\overline{PS}$	$\overline{CLR}$	CK	D	Q	$\bar{Q}$
0	1	*	*	1	0
1	0	*	*	0	1
0	0	*	*	1	1
1	1	$\downarrow$	1	1	0
1	1	$\downarrow$	0	0	1
1	1	0	*	不定	

#### 3. JKフリップフロップ

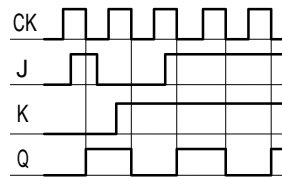
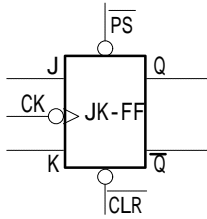


図3. JKフリップフロップ

入 力					出 力	
$\overline{PS}$	$\overline{CLR}$	CK	J	K	$Q_{n+1}$	$\bar{Q}_{n+1}$
0	1	*	*	*	1	0
1	0	*	*	*	0	1
0	0	*	*	*	不定	
1	1	$\downarrow$	0	0	$Q_n$	$\bar{Q}_n$
1	1	$\downarrow$	1	0	1	0
1	1	$\downarrow$	0	1	0	1
1	1	$\downarrow$	1	1	$\bar{Q}_n$	$Q_n$

### 5-3. JKフリップフロップの置き換え

フリップフロップには多くの種類があり、それぞれの動作を満足するICが市販されている。しかし、あらゆるICを常時揃えておくことは事実上困難である。

JKフリップフロップは、動作表からも明らかなように、他のフリップフロップの動作を備えていることから、次のように他のフリップフロップに変換して活用される事も多い。

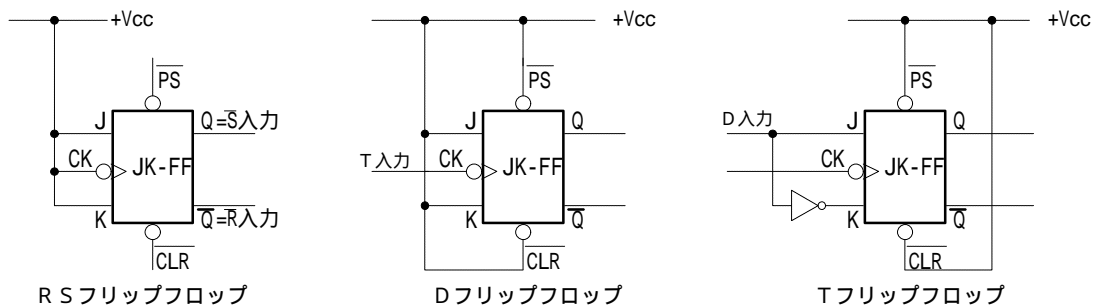
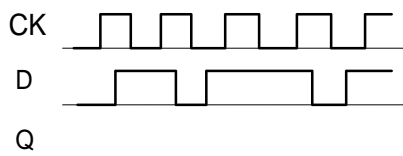


図4. JKフリップフロップの置き換え

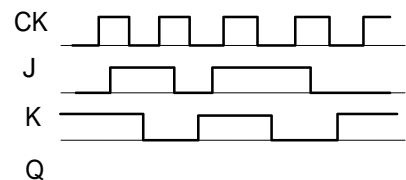
問 1. 図2のDフリップフロップについて

次のタイムチャートを完成させよ。



2. 図3のJKフリップフロップについて

次のタイムチャートを完成させよ。



6 . カウンタ

6-1 . 概略

フリップフロップを連結することにより、カウンタ(counter)ができる。カウンタは、トリガ方式の違いにより、非同期式カウンタと同期式カウンタ。計数方式により、アップカウンタ、ダウンカウンタ等々に分類される。

6-2 . 非同期式純 2 進化カウンタ

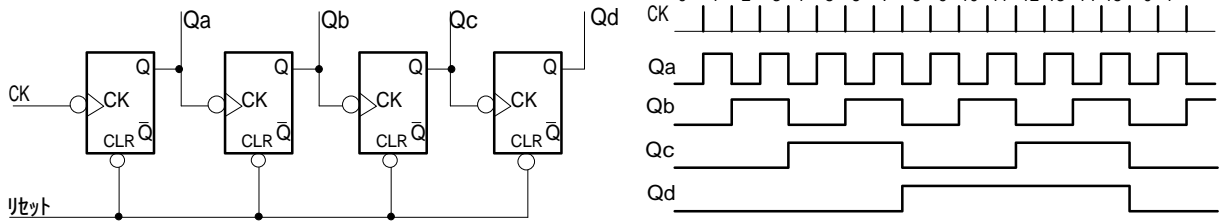


図 1 . 非同期式純 2 進化 4 ビット (16 進) カウンタ

図 1 . に T フリップフロップ 4 ビットによる 2 進化 4 ビット (16 進) カウンタの例を示す。

初段のフリップフロップに与えたクロックが、1/2 ずつ分周されて次の段の入力となる。

このような動作を行う機器を分周器とも呼ぶ。

図 1 . のタイムチャートにおいては、 $Qa = 2$ 、 $Qb = 2^2$ 、 $Qc = 2^3$ 、 $Qd = 2^4$  に対応した出力となる。

6-3 . 同期式純 2 進化カウンタ

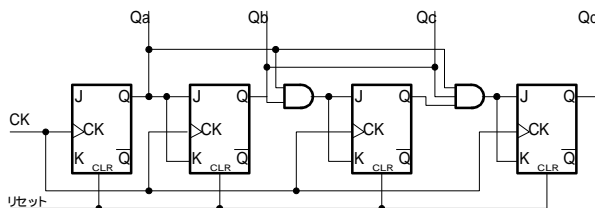


図 2 . 同期式純 2 進化 4 ビット (16 進) カウンタ

図 2 . に同期式 2 進化 4 ビット (16 進) カウンタの例を示す。フリップフロップの各段にクロック入力を同時に与え、前段までの出力信号を組み合わせ、フリップフロップを ENABLE とする制御信号に用いる。非同期式に比べ、出力信号の時間遅れが改善される点が特徴である。

6-4 . ダウンカウンタ

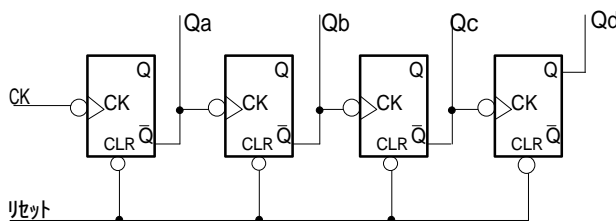


図 3 . 非同期式純 2 進化 4 ビット (16 進) ダウンカウンタ

図 3 . のようにフリップフロップの Q 出力を次の段の入力に接続し、初段のフリップフロップにクロックパルスを与えると、タイムチャートに示すように 2 進 4 ビット出力を 1 きざみで減算した出力が得られる。

図 1 . および 2 . のカウンタ出力は、クロックパルスが与えられるたびに、1 きざみに加算されるからアップカウンタと呼ばれ、図 3 . のカウンタをダウンカウンタと呼ぶ。

6-5 . カウンタ IC

カウンタ回路は使用頻度が高いため、カウンタ専用の MS が多数市販されている。これらの MS を用いれば、フリップフロップを多段接続する事無く、目的に応じたカウンタの製作が可能となる。

カウンタ用 MS は次の仕様によって分類される。

進数	出力コード (純 2 進、BCD)	同期式か非同期式	トリガエッジ
リセット、プリセットの可否	アップダウン切り替えの可否		等

## 7. エンコーダ(encoder)、デコーダ(decoder)

### 7-1. 概説

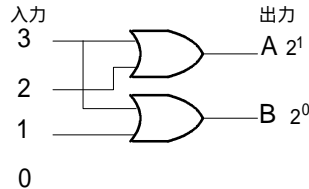
デジタル回路において、ある情報を2進化符号に変換するものをエンコーダ、その逆の動作を行うものをデコーダと呼ぶ。実際の回路では様々な入力条件に対応した出力が要求されるから、基本ゲート回路を組み合わせ、目的の回路を構成することが必要となる。一方、標準的なコード体系を用いた変換器については、豊富なMSが市販されているから、これらを活用する技術も大切である。

### 7-2. 4入力2ビット出力エンコーダ

図1.に0,1,2,3の4入力をA, Bの純2進2ビット出力に変換するエンコーダの例を示す。

入力	出力	
	A $2^1$	B $2^0$
0	0	0
1	0	1
2	1	0
3	1	1

真理値表より  
 $A = 2 + 3$   
 $B = 1 + 3$



出力 A, Bは2の重みを持った2進出力である。

0~3までの4つの入力に対する真理値表から、出力 A, Bが"1"となる組み合わせを求め、基本ゲートで構成した例である。

図1. 4入力2ビット出力エンコーダ

### 7-3. 2ビット入力4出力デコーダ

入力	出力	
	A $2^1$	B $2^0$
0	0	0
0	1	1
1	0	2
1	1	3

真理値表より  
 $0 = \bar{A} \cdot \bar{B}$   
 $1 = \bar{A} \cdot B$   
 $2 = A \cdot \bar{B}$   
 $3 = A \cdot B$

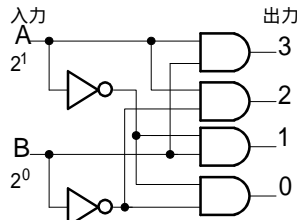


図2.にA, B純2進2ビット入力を0~4の出力へ変換するデコーダの例を示す。

7-2と同様に2入力 A, Bに対する真理値表から、出力0~4が"1"となる組み合わせを求め、基本ゲートで構成した例である。

図2. 2ビット入力4出力デコーダ

### 7-4. エンコーダIC

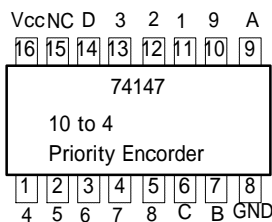


図3. decimal-to binary encoder

図3.に10入力純2進4ビット出力のエンコーダMSを示す。

エンコーダMSには、10 to 4, 8 to 3等の種類がある。

74147の入力ピンに、"2"と"5"を同時に与えた場合は"5"が出力される。このような変換機能を上位優先(priority)と呼ぶ。

また、このMSは入出力ともに、負論理である。

### 7-5. デコーダIC

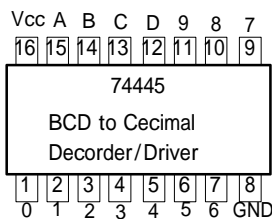


図4. 0.C BCD to Decimal Decoder

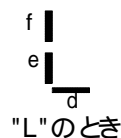
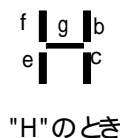
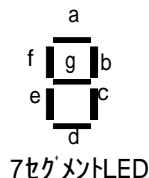
図4.にBCD入力10進出力デコーダMSを示す。

デコーダMSには、純2進入力を変換するのみのものと、TTLに接続される表示装置等を直接駆動する機能を併せ持ったものがある。

例示の74445は、後者のもので、Decoder/Driverと呼ばれる。

これらのMSでは、7セグメントLEDを直接駆動するDriver ICが広く用いられている。

- 問 1. 6つの入力を純2進出力に変換するエンコーダ回路を考えなさい。  
 2. 3ビット入力から7つの出力へ変換する回路を考えなさい。  
 3. 1本の入力線に、"H"と"L"を与えたとき7セグメントLEDを次のように点灯させる回路を考えなさい。



## 8. マルチバイブレータ(multivibrator)

### 8-1. 概説

基準クロックやトリガ信号に用いられる方形波をパルス(pulse)と呼び、デジタル回路の時間制御においては重要な役割を果たしている。

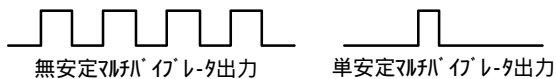


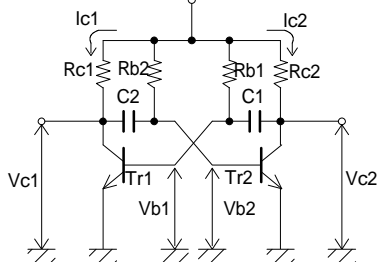
図1. マルチバイブレータ

パルスを作り出すには様々な方法があるが、ここでは無安定マルチバイブレータおよび、単安定マルチバイブレータについて考察する。

### 8-2. 無安定マルチバイブレータ(astable multivibrator)

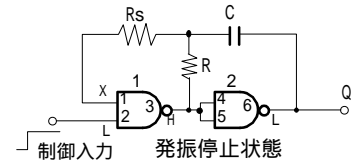
"L"や"H"に安定することなく常に方形波を発振する回路を無安定マルチバイブレータと呼ぶ。

#### a. トランジスタによる無安定マルチバイブレータ



Tr1がON、 $I_{c1} > I_{c2}$  (= $I_1$ )とすると、 $C_2$ 放電  
 $V_{c1}$ は $R_{c1} \cdot I_1$ だけ低下  $W_{b2}$ 減少 零  
 $V_{b2}$ も同様に低下  $I_{c2}$ 増加  $V_{c2}$ 増加  
 $V_{c2}$ 上昇  $V_{c1}$ 増加  $V_{b2}$ 増加  
 $V_{b1}$ 上昇  $I_{c1}$ 増加  $I_{c1}$ 飽和  $I_{c2}$ 飽和  
 $I_{c2}$ 零 Tr2OFF  $I_{c1}$ 零  
 図2. トランジスタによるマルチバイブレータ

#### b. gate ICによる無安定マルチバイブレータ



端子3が"L"とすれば、端子6は"H"となり、Cが充電され端子1も"H"となる。  
 Cへの充電が飽和すると、端子1が"L"、端子3が"H"、端子6が"L"となる。  
 Cから放電が始まり、端子1が"H"となる。  
 端子1,2が"H"となる結果、端子3が"L"、端子6が"H"となり、へ戻る。

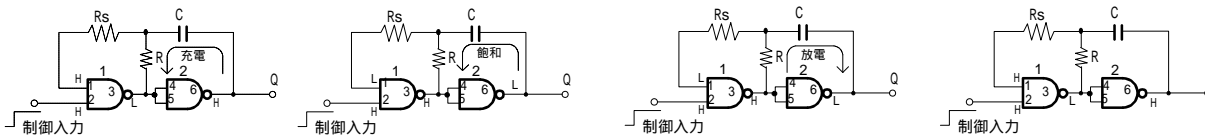


図3. NANDゲートによる無安定マルチバイブレータ

### 8-3. 単安定マルチバイブレータ(monostable multivibrator)

単安定マルチバイブレータはシングルショット(single shot)とも呼ばれ、一定時間、単発のパルスを発生する回路である。

#### a. gate ICによる単安定マルチバイブレータ

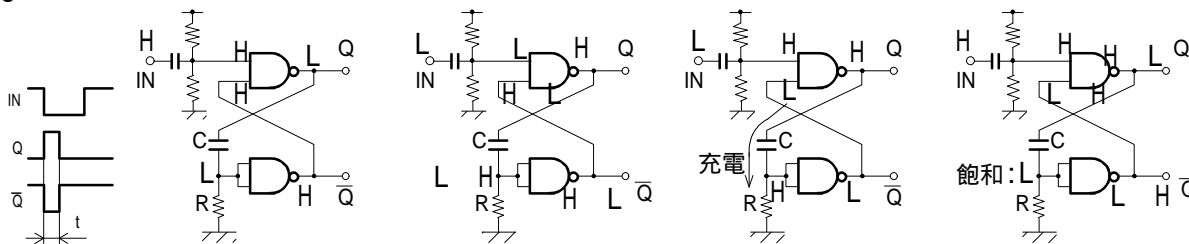


図4. NANDゲートによる単安定マルチバイブレータ

#### b. 単安定マルチバイブレータIC

市販の単安定用マルチバイブレータICを用いると、少ない外付け部品で正確な単発パルスが発生できる。

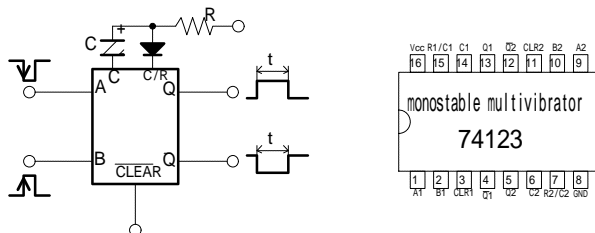


図5. 単安定マルチバイブレータIC (74123: 2回路内蔵)

図5. に単安定マルチバイブレータIC:74123を示す。

出力の時定数:tは、外付けのCとRの積により決定される。

このICは、1パッケージに2つの回路が内蔵されている。

9 . IC使用上の留意点

9-1. 未使用入力端子の処理

ICの未使用入力端子をそのままにしておくと、ノイズを拾ったり、誤動作の原因となるので、

図1.のような処理を必要とする。

特にTTL-ICでは、未接続端子は"H"とみなされるので、注意が必要である。

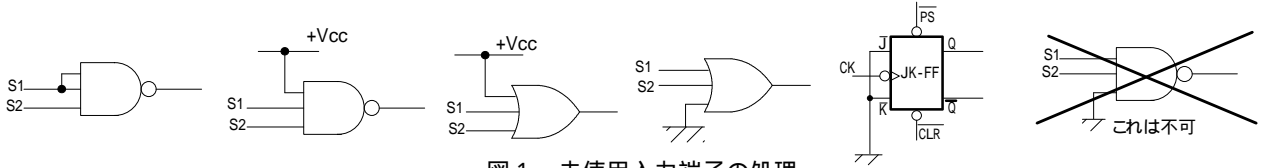


図1 . 未使用入力端子の処理

9-2. 信号の与え方

デジタルICの入力端子には、「L」あるいは「H」の信号を確実に与えなくてはならない。また、TTL-ICは、電源電圧と同様に入力信号レベルの許容範囲も厳密なため、信号レベルの調整も必要である。

ノイズはデジタルIC誤動作の原因となるから、機械的スイッチによるチャタリング(chattering)を除去することも必要である。

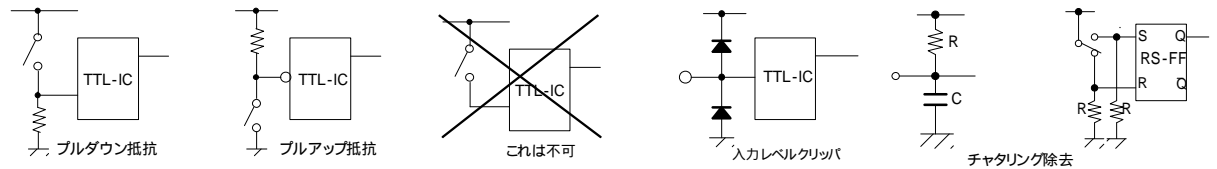


図2 . ICへの信号の与え方

9-3. オープンコレクタ(open collector)ICと結線論理(wired logic)

TTL-ICの出力段トランジスタのコレクタが、IC内部でどこにも接続されずに出力端子に出ているICがある。このようなICをオープンコレクタICと呼び、出力を取り出すためには、プルアップ抵抗が必要である。

また、通常のTTLでは、出力端子同士を直接結線できないが、オープンコレクタICでは、これが可能であり、これを用いた論理を結線論理と呼ぶ。

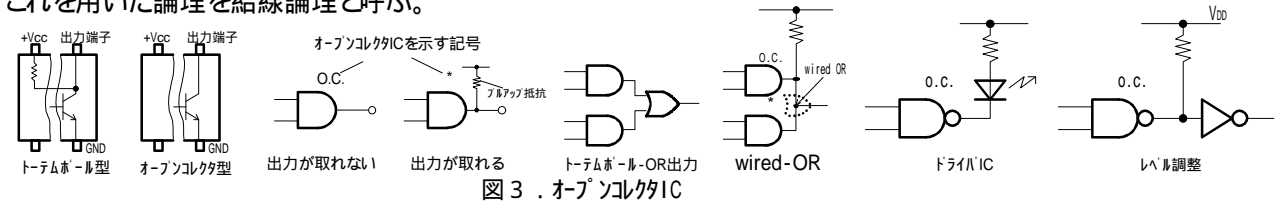


図3 . オープンコレクタIC

9-4. ファンイン(fan-in)・ファンアウト(fan-out)

1つのICに入力できる信号の数をファンイン、1つのICから接続できる出力の数をファンアウトと呼ぶ。

ファンインは、ICの端子構造によって決定され、ファンアウトは入出力の電流特性によって決定される。

74LS00入出力特性	H	L
入力電流特性	20 μA	0.4mA
出力電流特性	0.4mA	8mA

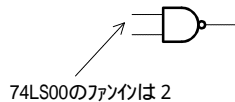
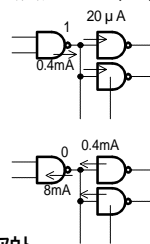


図4 . ファンイン・ファンアウト



74LS00は、出力:"1"のとき出力電流=0.4mA=400 μA、

入力:"1"を保証する電流は、20 μA。

ファンアウト=400/20=20

同様に、出力:"L"のとき外部から流入可能な電流は8mA、

入力端子"L"における流出電流は0.4mA。

ファンアウト=8/0.4=20

問 . 電源電圧:5V、スイッチによる二入力 :A・Bで点灯するLED回路を作りなさい。

LEDのドライブ電流は10mAとする。

### 9-5. ノイズマージン(noise margin)

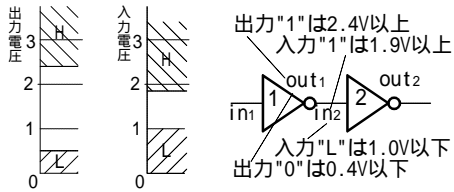


図5 . TTL-ICのノイズマージン

ICの出力が"1"のとき2.4V以上、"0"のとき0.4V以下が保証されているとする。一方、入力は、1.9V以上で"1"、1V以下で"0"が保証されているものとするれば、入力と出力の間には十分な余裕が見込まれる。

これを雑音余裕度(ノイズマージン)と呼ぶ。

### 9-6. スレショルド電圧(threshold voltage level)

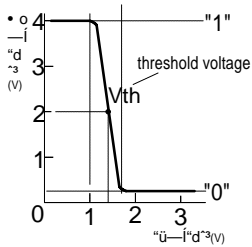


図6 . ゲートICの入出力特性

図5 . にデジタルゲートIC(NAND)の入出力特性を示す。入力がある値以上になると、出力が急激に反転する。このときの入力電圧:Vthをスレショルド電圧、あるいは、しきい値電圧と呼ぶ。TTL-ICにおいては、約1.4V程度である。

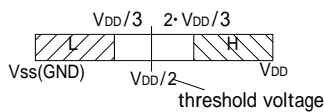


図6 . CMOS-ICの入出力特性

CMOS-ICにおいては、電源電圧:VDDに対して出力:"0"のときVDD/3以下、"1"のとき2・VDD/3以上。スレショルドは、VDD/2となる。

VDDは3 ~ 16Vで使用できる。

### 9-7. シンクロード(sink load)とソースロード(source load)

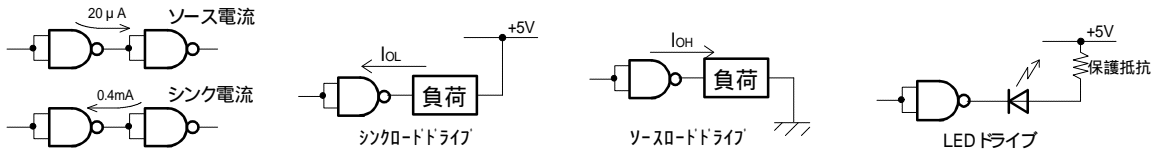


図7 . 負荷の接続方法

74LS00の電気特性		
	入力端子	出力端子
H	20 µA	0.4mA
L	0.4mA	8mA

ICの入出力端子は、信号の方向により許容できる電流の値が大幅に異なる。

負荷の接続に関しても、ICの入出力特性を理解することが必要である。

### 9-8. 基本ゲートICの置き換え

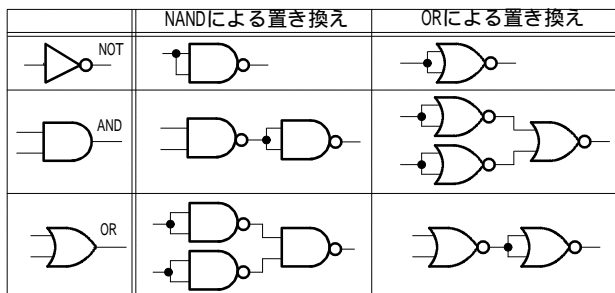


図8 . 基本ゲート回路の置き換え

組み合わせ論理回路を設計した場合、数種類の異なる論理素子が混在することとなる。

市販ICはゲートICのようなSSIの場合、1パッケージに複数個の回路が格納されているから、余ったりあるいは、パッケージの数が増えてしまったり等の事が考えられる。

このようなとき、素子の置き換えが、ICの実装面において効果を発揮することもある。

### 9-9. 入出力のヒステリシス(hysteresis)、シュミットリガ(schmitt trigger) IC

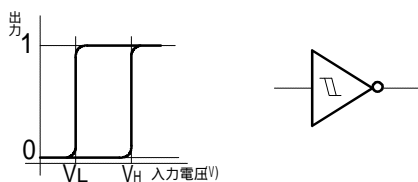


図9 . ヒステリシスとシュミットリガ 図記号

デジタル回路で処理される信号の多くは、パルスである。しかし、入力信号がアナログ成分を含んでいたり、スレショルドの近傍を上下するような信号の場合には、入出力特性が安定せず誤動作の原因となる事も考えられる。このようなとき、図9.に示すようなヒステリシスを持った、シュミットリガ動作を行う素子を用いると動作の安定が保たれる。

## デジタル回路編問題

1. 次の論理式を簡略化せよ。

1.  $(A+B)(A+C)$

2.  $AB+\bar{A}B+AB\bar{B}$

3.  $A\bar{B}+\bar{A}B$

2. 問1.の結果から、TTL-ICを用いたLED点灯回路を作成せよ。

3. ICに関する次の記号の意味を調べなさい。

1.  $I_{IH}$

2.  $I_{OH}$

3.  $V_{CC}$

4.  $V_{OH}$

5.  $V_{IH}$

6. CLR

7. NC

8. CK

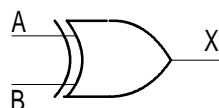
9. Cext

10. Rext

4. 4°-ジ 図1.非同期式カウンタを参照して、6進カウンタを作りなさい。

5. 次の真理値表とMIL記号で示される論理ゲート素子の名称を答え、基本論理ゲートで等価回路を作成せよ。

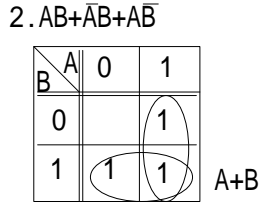
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0



# デジタル回路編問題 解答

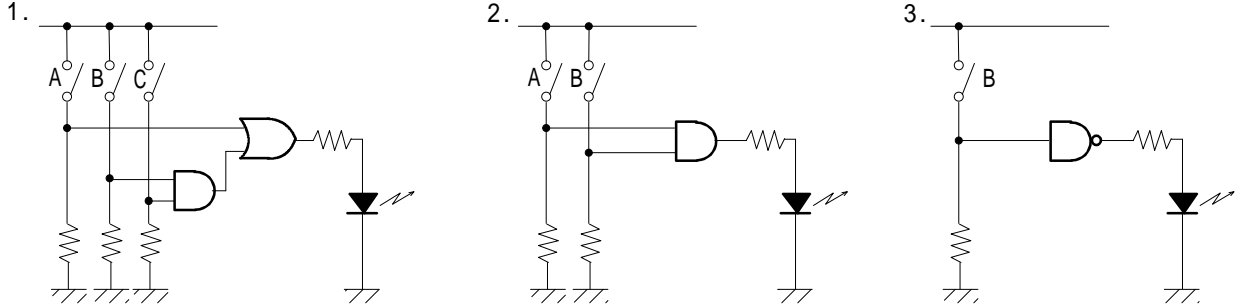
1. 次の論理式を簡略化せよ。

$$\begin{aligned}
 &1. (A+B)(A+C) \\
 &= A(A+C) + B(A+C) \\
 &= AA + AC + BA + BC \\
 &= A + AC + BA + BC \\
 &= A(1+C+B) + BC \\
 &= A + BC
 \end{aligned}$$



$$\begin{aligned}
 &3. \bar{A}\bar{B} + \bar{A}B \\
 &= \bar{A}(\bar{B} + B) \\
 &= \bar{A}
 \end{aligned}$$

2. 問1.の結果から、TTL-ICを用いたLED点灯回路を作成せよ。



3. ICに関する次の記号の意味を調べなさい。

1.  $I_{IH}$   
Hレベルとなる  
入力電流

2.  $I_{OH}$   
Hレベルにおけ  
る出力電流

3.  $V_{CC}$   
電源電圧

4.  $V_{OH}$   
Hレベルにおけ  
る出力電圧

5.  $V_{IH}$   
Hレベルとなる  
入力電圧

6. CLR  
clear:クリア端子

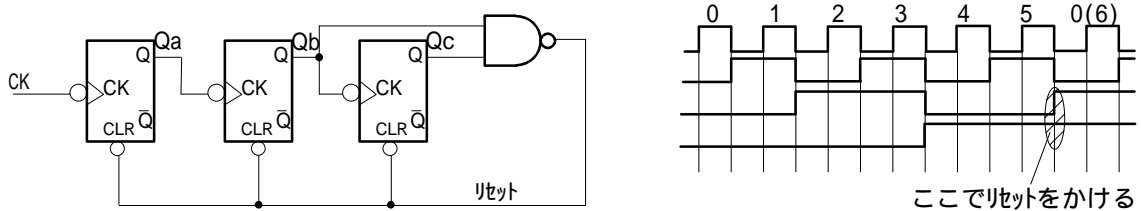
7. NC  
No Connection  
IC内部でどこに  
も接続されていな  
い端子

8. CK  
clock:クロック端子

9.  $C_{ext}$   
外付けコンデン  
サ端子

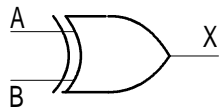
10.  $R_{ext}$   
外付け抵抗端子

4. 4<sup>分</sup> → 図1. 非同期式カウンタを参照して、6進カウンタを作りなさい。



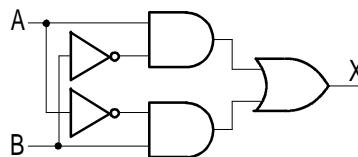
5. 次の真理値表とMIL記号で示される論理ゲート素子の名称を答え、基本論理ゲートで等価回路を作成せよ。

A	B	X
0	0	0
0	1	1
1	0	1
1	1	0



排他的論理和: Exclusive OR と呼ばれ、ICも市販されている。基本論理回路の一つとして考えられる。

組み合わせ等価回路は下図のものが考えられる。

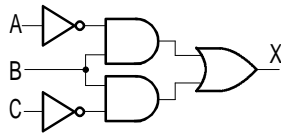


# デジタル回路編 問 解答

P 2 . 1 .

	AB	00	01	11	10
C			1	1	
0			1	1	
1			1		

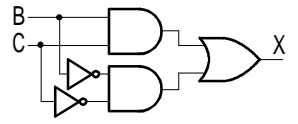
$X = \bar{A}B + BC$



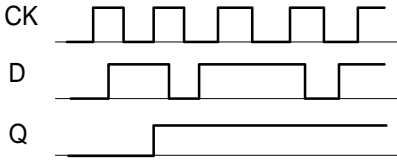
2 .

	AB	00	01	11	10
C		1			1
0		1			1
1			1	1	

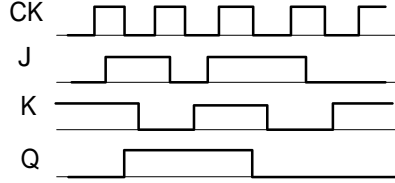
$X = BC + \bar{B}C$



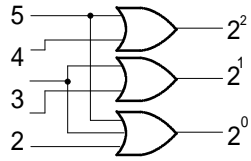
P 3 . 1 .



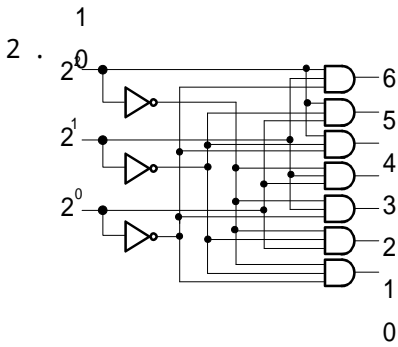
2 .



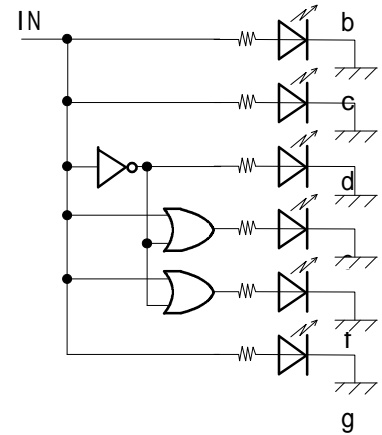
P 5 . 1 .



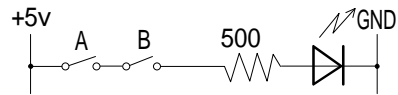
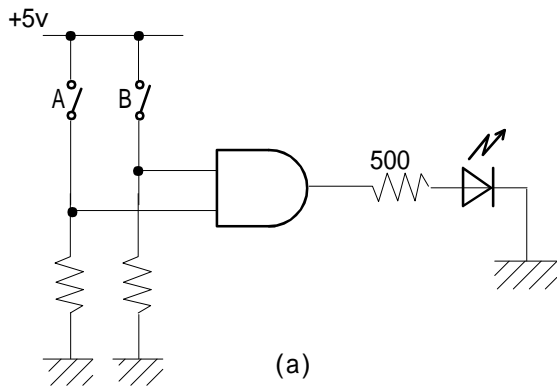
3 .



IN	H	L
out		
a	1	
b	1	
c	1	1
d		1
e	1	1
f	1	1
g	1	



P 7 .



(b)

スイッチの組み合わせだけならば(b)でもLEDは点灯するが、本編の内容から(a)を解答例とする。LEDに流れる電流を10mAとするために、500 の保護抵抗を用いて、電流制限を行う。